

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2000349770 A

(43) Date of publication of application: 15.12.00

(51) Int. CI

H04L 12/28 H04L 12/56

(21) Application number: 11154330

(22) Date of filing: 01.06.99

(71) Applicant:

**NEC CORP** 

(72) Inventor:

**MUKONO MASAHIRO** 

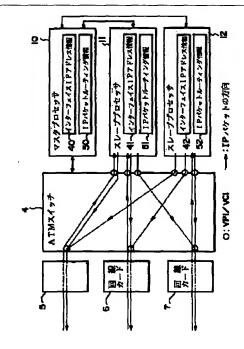
## (54) DISTRIBUTION PROCESSING METHOD AND DEVICE FOR IP PACKET ROUTING PROCESSOR IN ATM

## (57) Abstract:

PROBLEM TO BE SOLVED: To improve a processing capability of an IP packet by using plural processors, and by this load distribution where routing (load) of the IP packet is performed in an ATM communication network.

SOLUTION: An IP packet is distributed to plural processors (10, 11 and 12) and processed. A master processor 10 distributes this interface IP address and routing information to slave processors 11 and 12. The slave processors 11 and 12 store the same interface IP address and routing information and execute routing by using them.

COPYRIGHT: (C)2000,JPO



(19) 日本国格群庁 (JP)

3 ₩ 4 盂 华 噩 公 22

特開2000-349770 (P2000-349770A)

(11)特許出顧公園番号

平成12年12月15日(2000, 12, 15) チャコート。(参考) 5 K 0 3 0 5 K 0 3 3 G 102D 310D (43)公開日 90/1 11/20 H04L 11/20

数别記与

(51) Int.Cl.7 H04L

12/28

(全 6 頁) 額状項の数7 01 警查辦求 有

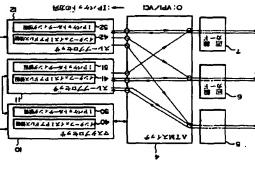
(22) 出資番号 (71) 出資人 (700004237 日本電気株式会社 東京都路区支工目7番1号 (72) 発明者 向野 昌治 京会社内 (74) 代理人 100085759 弁理士 建辺 音平 下ターム(参考) 50023 A403 BA05 G806 D814				
平成11年6月1日(1999.6.1) (72) 提明者 (74) 代理人	(21)出國番号	原平11-154330	(71) 出國人	000004237
平成11年6月1日(1999.6.1) (72)提明者 (74)代理人 (74)代理人				日本電気株式会社
(72)発明者 向野 昌在 東京都路区芝五丁目7番1号 日本 式会社内 (74)代理人 100086759 弁理士 建辺 音平 Fターム(参考) 5KG20 GA03 GA13 BA10 BB14 KA Eターム(参考) 5KG20 GA03 GA13 BA10 BB14 KA	(22) 出版日	平成11年6月1日(1999.6.1)		東京都港区芝五丁目7番1号
東京都地区芝五丁目7番1号 日本 式会社内 (74)代理人 100086759 弁理士 建辺 音平 Fターム(参考) 5KG20 GA03 GA13 BA10 BB14 KA 5KG32 AA03 BA05 GB06 DB14			(72) 発明者	京
式会社内 (74)代理人 100086759 弁理士 遂辺 音平 Fターム(参考) 5KG20 GA03 GA13 BA10 BB14 KA 5KG23 AA03 BA05 GB06 DB14				東京都港区芝五丁目7番1号 日本電気株
(74)代理人 100086759 弁理士 就辺 音平 Fターム(参考) 5KG20 GA03 GA13 BA10 BB14 KA 5KG32 AA03 BA05 GB14				式会社内
<b>弁理士 就辺 音平</b> Fターム(参考) 5KG20 GA03 GA13 HA10 HB14 KA LB4 KA LB5 EA LB5 E			(74) 代理人	100086759
ドターム(参考) 5KG20 GA03 GA13 HA10 HB14 KA LB05 LC11 LE03 5KG32 AA03 BA05 GB04				弁理士 銭辺 喜平
1805 LC11 LE03 5K039 AA03 BA05 C806 D814			トターム(割	54) 5KO30 CAO3 CA13 HA10 HB14 KA01
5K039 AA03 BA05 CB06 DB14				LB05 LC11 LE03
				5K033 AA03 BA05 CB06 DB14

## (54) 【発明の名 】 ATMにおけるIPパケットルーティングプロセッサの分散処理方法及びその装置

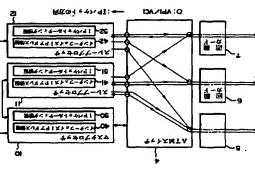
ATM通信ネットワークにおける I Pパケッ 向上を図る。 (重要)

レーブプロセッサ11, 12が、同一のインターフェイ 11, 12) に分散して処理する。マスタプロセッサ1 **0が、このインターフェイスIPアドレスとルーティン** グ情報をスレーププロセッサ11, 12に配信する。ス スIPアドレスとルーティング情報とを記憶し、かつ、 [解決手段] IPパケットを複数プロセッサ (10,

**東用してルーティングを実行する。** 



トのルーティング(負荷)を複数のプロセッサを用い行 その負荷分散によって、1Pパケットの処理能力の



【請求項1】 IPバケットを複数プロセッサに分散し C処理するA TMにおける I Pバケットルーティングブ 特許請求の範囲】

ロセッサの分散処理方法において、 マスタプロセッサが インターフェイスIPアドレスとルーティング情報との 数定を受け付けて管理する段階と、

このインターフェイス 1 Pアドレスとルーティング情報 とをスレーブプロセッサに配信する段階とを有し、か

複数のスレーブプロセッサが、

報とを記憶し、かつ、使用してルーティングを分散して 同一のインターフェイス 1 Pアドレスとルーティング情 処理する段階と、 を有することを特徴とするATMにおける I Pパケット ルーティングプロセッサの分散処理方法。

【請求項2】 IPパケットを複数プロセッサに分散し て処理するATM/IPパケットルーティングプロセッ サ分散処理装置において、

ドレスとルーティング情報とをスレーブプロセッサに配 インターフェイスIPアドレスとルーティング情報との 設定を受け付けて管理し、このインターフェイス 1 P ア 信するマスタブロセッサと、

報とを記憶し、かつ、使用してルーティングを分散して 同一のインターフェイスIPアドレスとルーティング情 実行する複数のスレーブプロセッサと、

【請求項3】 前記マスタプロセッサでのルーティング イングプロセッサ分散処理装置。

を備えることを特徴とするATM/IPパケットルーテ

情報の数定時に上位ルーティングプロトコルが正常動作 するように、スレーブプロセッサが到着したダイナミッ **クルーティングプロトコルのパケットをマスタプロセッ** 【請求項4】 前記マスタプロセッサへの転送を行う際 サに転送することを特徴とする請求項2記載のATM/ | Pパケットルーティングプロセッサ分散処理装置。

ルーティングプロトコルが到着した際のインターフェイ ス情報を、マスタプロセッサに渡して、マスタプロセッ **サにおけるインターネットプロトコル (IP) 又は上位** のプロトコル処理でルーティング情報を正確に作成する

ことを特徴とする請求項3記載のATM/IPパケット 【請求項5】 前記ルーティング設定において、 ルーティングプロセッサ分散処理装置。

**仮想チャネルの帯域によって、入力される I P パケット** を着信させるスレーブプロセッサを決定して、スレーブ プロセッサの負荷を分散することを特徴とする請求項2 記載のATM/IPパケットルーティングプロセッサ分 【請求項6】 前記マスタプロセッサ及び複数のスレー ブブロセッサが、一つのプロセッサで構成されることを

特開平12-349770

3

待徴とする請求項2記載のATM/IPパケットルーテ

【請求項7】 前記マスタプロセッサが、ルーティング イングプロセッサ分散処理装置。

の制御と共に、ATMスイッチにおける他の制御を実行 すること特徴とする請求項2記載のA T M/I P パケッ トルーティングプロセッサ分散処理装置。

[発明の詳細な説明]

[0000]

[発明の属する技術分野] 本発明は、非同期転送モード (ATM:Asynchronous Transfer Mode) 通信ネットワー **クにおける 1 Pパケットのルーティングを行うATM交 数機に関し、特に、プロセッサの負荷を分散してルーテ** イングを行うATMにおけるIPパケットルーティング プロセッATMにおける I Pパケットルーティングプロ セッサの分散処理方法及びその装置に関する。

[0002]

**信ネットワークに導入するATM交換機が開発されてい** 【従来の技術】従来、A T M通信ネットワークでは、ル **-ティング機能の向上を図る負荷分散制御方式が用いら** れている (例えば、特開平3-270436「コールブ ロセッサの負荷分散制御方式」公報例)。このような負 荷分散制御方式では、ATM交換機のスイッチ網の制御 を行う複数のコールプロセッサの負荷を均等に分散する は、IPパケットのトラヒックの比重が高くなってきて より暸価にIPパケットのルーティング機能をATM通 る。このようなATM交換機においても、近時のトラヒ ック量の増加に伴い、その1Pパケットの更なる処理能 ことによって、ルーティング機能の向上を図っている。 いる。IPパケットをルーティングする機能を搭載し、 [0003] また、近時のATM通信ネットワークで 力(転送能力)の向上が要求されている。

[0004]

【発明が解決しようとする課題】このように上記従来例 では、ATM交換機において近時のトラヒック量の増加 に伴い、その I P パケットの処理能力の向上が要求され

ロセッサを用いて行い、その負荷分散ができる、IPバ [0005] 本発明は、このような従来の技術における **課題を解決するものであり、ATM通信ネットワークに らける 1 P バケットのルーティング (負荷) を複数のブ** ケットの処理能力が向上するA TMにおける I Pバケッ トルーティングプロセッサの分散処理方法及びその装置

の提供を目的とする。 [0000] [課題を解決するための手段] 上記課題を達成するため こ、本発明のA TMにおける I Pバケットルーティング プロセッサの分散処理方法は、1Pパケットを複数プロ セッサに分散して処理するものであり、マスタプロセッ サが、インターフェイスIPアドレスとルーティング間 報との設定を受け付けて管理する段略と、このインター 3

【0007】本独別はATM/IPパケットルーティングプロセッサ分散処理技図は、IPパケットを複数プロセッサに分散して処理するものであり、インターフェイスIPアドレスとルーティング情報との設定を受け付けて管理し、このインターフェイスIPアドレスとルーティング情報とをスレーブプロセッサに配信するマスタブロセッサと、同一のインターフェイスIPアドレスとルーティング情報とを記憶し、かつ、使用してルーティングを分散して実行する複数のスレーブプロセッサとを超える構成としてある。

[0008] 前記マスタプロセッサでのルーティング付額の設定時に上位ルーティングプロトコルが正体動作するように、スレーププロセッサが倒着したダイナミックルーティングプロトコルのパケットをマスタブロセッサに転送する構成としてある。

(0009)前記マスタプロセッサへの転送を行う際に、ルーティングプロトコルが創着した際のインターフェイス情報を、マスタプロセッサに渡して、マスタプロセッサにおけるインターネットプロトコル(IP)又は上位のプロトコル処理でルーティング情報を正確に作成する構成としてある。

【0010】前記ルーティング設定において、仮想チャネルの帯域によって、入力されるIPバケットを着信させるスレーププロセッサを決定して、スレーププロセッサの負荷を分散する構成としてある。前記マスタプロセッサ及び複数のスレーププロセッサを洗している。

[0011] 前記マスタプロセッサが、ルーティングの 関弾と共に、ATMスイッチにおける他の制御を実行す る構成としてある。 【0012】このような本発明のATMにおけるIPバケットルーティングプロセッサの分散処理方法及びその装置は、マスタプロセッサが、インターフェイスIPアドレスとルーティング情報との設定を受け付けて管理し、このインターフェイスIPアドレスとルーティング倍報を整数のスレーブプロセッサに配信している。更に、複数のスレーブプロセッサが、同一のインターフェイスIPアドレスとルーティング格報とを記憶し、かつ、使用してルーティングを分徴して実行している。

(10013)この結果、IPパケット処理の低送能力が向上する。すなわち、IPパケットを複数のスレーププロセッサに分散し、更に、この分散を設定コネクションの帯域に基づいて処理しているため、より均等にトラヒックを分配できるようになる。

[0014]

「発明の実施の形態」次に、本発明のATMにおける1 Pバケットルーティングプロセッサの分散処理方法及びその装置の実施の形態を図面を参照して詳細に説明する。図1は本発明のATMにおけるIPバケットルーディングプロセッサの分散処理方法及びその装置の実施形態における構成を示すプロック図である。

[0015]図1において、この倒は、回線切り被えを行うATMスイッチ4と、回線とのインターフェースを処理する回線カード5,6,7と、ATMスイッチ4を過じて外部からのインターフェイス!Pの設定変更製球を受け付けて管理を行うマスタプロセッサ10と、ルーティンが開程を検索し、この検索に基づいて受信した1Pパケットのルーティングをそれぞれに処理するスレーブプロセッサ11,12とを備えている。

【0016】なお、図中では仮想パス織別子(VPI:Vitual Path Identifier) 及び仮想チャネル織別子(VCI:Virtual Channel Identifier)を無礼で表示し、更に、IPパケットの流れを矢印で表している。

(0017] 次に、この実施形態の動作について説明する。図1において、マスタプロセッサ10は、外部からのインターフェイス1Pの設定変更要求を受け付けて、その管理を行っている。このインターフェイス1P情報は、マスタプロセッサ10は、1Pパケットルーティングの設定、コマンド及びダイナミックルーティングプロトコルバケットを受け付ける。そして、マスタプロセッサ10は、受け吸った情報に基づいて作成かつ更新したルーティング情報を、スレーブプロセッサ11, 12に配信する。それぞれのスレーブプロセッサ11, 12に配信する。それぞれのスレーブプロセッサ11, 12に配信する。

[0018] ー方、スレーブプロセッサ11,12は、 自分への1Pパケット、特に、ダイナミックルーティン グブロトコルを受信した場合に、前記した記憶している インターフェイス1Pアドレスと宛先とが一致するかを 判定し、この入カインターフェイス情報を、マスタブロ セッサ10で判別できるように、その情報を付加してマ スタブロセッサ10に転送する。更に、マスタブロセッ サ10は、それぞれのスレーブプロセッサ11,12に 数定されている仮想チャネル(VC:Virtual Channel) 情報を記憶する。筋規にVCとのコネクション要求があった場合に、設定済のVCの将域合計(例えば、最大で ル遊度/PCR)の最も少ないスレーブプロセッサ11 Xは12に、そのコネクションを割り当てて管理を行 [0019]以下、この動作の質能を詳細に説明する。 図2はスレーブプロセッサにおける I P バケット受信時の処理の流れを説明するためのフローチャートであり、 の処理の流れを説明するためのフローチャートであり、 図3はマスタプロセッサにおけるリソース管理データ例

を示す図であり、マスタプロセッサとスレーブプロセッサとに設定されたVCの管理データ例である。 [0020] 図1及び図2において、IPパケットルーティング機能を備えたマスタプロセッサ10及びスレーティング機能を備えたマスタプロセッサ10及びスレー

10020] 図1及1及びにおいて、ロアハッドルーティング機能を備えたマスタプロセッサ10及びレンナプロセッサ11、12の中で、マスタブロセッサ10 以びスレーア・アング機能(宛先1Pアドレスと、その宛大10追加/更新の受け付け、処理及び管理を行う。このスレーブプロセッサ11、12に接続されているソCコネクションと、その帯域(例えば、最大セル速度/PCR)を管理している。マスタブロセッサ10は、インターフェイス1Pアドレス情報40の追加、変更及び削除の状態をスレーブプロセッサ11、12に適知する。

[0022] スレーブプロセッサ11, 12は、適知されたインターフェイス1Pアドレス情報40の追加、変更及び削除の状態を、インターフェイス1P情報41, 42として記憶する。また、マスタブロセッサ10は、ルーティング情報50を周期的又は協時的にスレーブブロセッサ11, 12に通知する。スレーブプロセッサ11, 12において、入力側コネクションが設定されているVCか51Pバケットを受信する、この1Pバケットの箔先1Pアドレスでルーディング情報を検索し、該当するVCに1Pバケットを送出す

[0023]また、スレーブプロセッサ11,12は、 自身に付与されたインターフェイス I Pアドレスへの I Pバケットを受信した場合 (図2中のステップ (S) 1,S2:Yes)、この I Pバケットを、マスタブロセッサ10に入力インターフェイス情報と共に送出する(S3,S4)。この I Pバケット及び入力インターフェイス情報を受信したマスタブロセッサ10は、インターフェイス情報に基づいて入力インターフェイス I Pアドレスを求め、上位プロトコル処理である I Pキルーディングプロトコル処理に I Pバケットを引き渡す。

(0024) なお、ステップ2でスレーブプロセッサ1 1, 12が、自身に付与されたインターフェイス I P アドレスへの I P バケットを受信しない場合 (S 2: N o)、 宛先アドレスで I P バケットルーティング情報を検索し、出力 V Cを決定して送信する (S 5. S 6)。これによって、マスタブロセッサ 1 0 が実行するプロトコル処理では、入力インターフェイス I P 情報を使用し、ルーティング情報を重新できるようになる。

[0025]図3において、管理情報アドレステーブルには、スレーブプロセッサ11,12に対して実装スロット番号と管理データリソースが割り当てられる。それぞれの管理データ(実装スロット番号と管理データリソ

ース)には、そのスレーブプロセッサ11又は12に割り当てた1Pパケットを入力するVCの情報として、対向1Pアドレス、入力VC及び帯域を管理する。筋規にVCを割り当てる場合は、スレーブプロセッサ11, 12における帯域の合計値を計算し、最も合計値の少ないスレーブプロセッサ11次は12を選択して、図1で示したようにVCを設定し、この設定したVC情報を図3のデータに追加する。

[0026] このように、この突筋形態では、マスタブロセッサ10が、インターフェイス I Pアドレスとルーナイング情報との設定を受け付けて管理して、スレーブプロセッサ11,12 が同一のインターフェイス I Pアドレスとループロセッサ11,12 が同一のインターフェイス I Pアドレスとルーディング情報とを記憶し、かつ、使用してルーティングを実行している。すなわち、I P バケットを複数のスレーブプロセッサ11,12に分散し、更に、この分散を設定コネクションの帯域に基づいて処理しているため、より均等にトラヒックを分配できるようになって、I P バケット処理の転送能力が向上する。

[0027]なお、この実施形態では、マスタプロセッサ10とスレーププロセッサ11、12とを別体で構成しているが、マスタプロセッサ11、12とを別体で構成しているが、マスタプロセッサ10とスレーププロセッサで構成しても良い。また、プロセッサ10は、前記した処理のみの実行とともに、ATMスイッチ4における図示しない各部の制御及びVC設定などを行なうようにしても良い。更に、マスタプロセッサ10とは別に、ATMスイッチ4における図示しない各部の制御及びVC設定などを行なうプロセッサ10とは別に、ATMスイッチ4における図示しない各部の制御及びVC設定などを行なうプロセッサを実装することも可能で

[0028]

【発明の効果】以上の説明から明らかなように、本発明のATMにおけるIPパケットルーティングプロセッサの分散処理方法及びその装置によれば、マスタプロセッサが、インターフェイスIPアドレスとルーティング情報との設定を受け付けて管理し、このインターフェイスIPアドレスとルーディング信息している。更に、被数のスレーブプロセッサが、同一のインターフェイスIPアドレスとルーティング信報とを記憶し、かつ、使用してルーディングを分換して実行している。

[0029]したがって、IPパケットを複数のスレーププロセッサに分散し、更に、この分散を設定コネクションの帯域に基づいて処理しているため、より均等にトラヒックを分配できるようになり、この結果、IPパケット処理の転送能力が向上する。

[図面の簡単な説明]

【図1】本発明のATMにおける1Pパケットルーティングプロセッサの分散処理方法及びその装置の実施形態における構成を示すプロック図である.

9

(図3)

【図2】 災縮形態にあってスレーブプロセッサにおける I Pパケット受信時の処理の流れを説明するための図で

【図3】実施形態にあってマスタプロセッサにおけるリ

ソース管理データ例を示す図である。

4 ATMスイッチ [符号の説明]

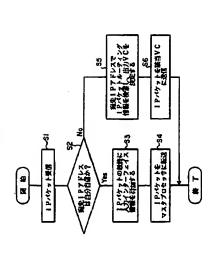
5~7 回級カード

10 マスタプロセッサ 12 スレーブプロセッサ

[図]

スレーププロセッサ 41~インターフェイス I P.T.ドレス的報 コーコアパケットルーティング信仰 42 429-72431 ー・: TP・バケットの方向 スレーププロセッサ マスタプロセッサ O: VPL/VCI ATMX12# 国名 **國**於 **國**於

[図2]



スワーナプロセッサ管理信報#ロ ■スレーププロセッサ街型情報 # n 人力 1 P 7 ドレス WC 使用帯域 英技スロット番号|管理情報アドレス 実装スロット番号 管理情報アドレン 管理情報アドレステーブル